

X 光检测对 NAND 闪存芯片的影响

概要

针对高密度 eMMC NAND 闪存芯片的应用，由于大文件烧录的高成本使得预烧录方式成为更受产品经理欢迎的编程解决方案。尽管有不少论文证实了 X 光检测可能会影响 eMMC NAND 芯片的数据保持，但却少有提及关于 eMMC 数据保持错误（包括位翻转）校正的技术进步。本文意在讨论通过实行 eMMC NAND 最佳编程解决方案来确保 eMMC 芯片从预编程到最终产品全流程的数据完整性。错误校正码（ECC）使 eMMC 芯片能够保持数据完整，并且从根本上避免所谓“合理”的辐射的影响。

半导体供应商一直在不断地改进 eMMC NAND 闪存芯片的错误校正性能。Cypress 半导体公司在最近的一篇文章中谈到：

“除非出现大量累积的多位翻转（MBU），保护 eMMC 的错误校正码（ECC）可以避免软错误。但这种可能性在现实环境中几乎从未出现，仅仅在加速器束流测试中需要认真考虑这种可能性。”

来源：Cypress 半导体公司可靠性报告，文件编号 No. 002-11604

错误校正码（ECC）软件的重要应用

eMMC NAND 由 NAND Flash+闪存控制芯片组成。通过检测并校正单位错误，ECC 可以帮助保持数据完整，避免数据损坏以及系统崩溃或失效发生的可能。下面的图展示了 ECC 校正 NAND 芯片中的错误位，确保了用于最终产品的数据的完整性。

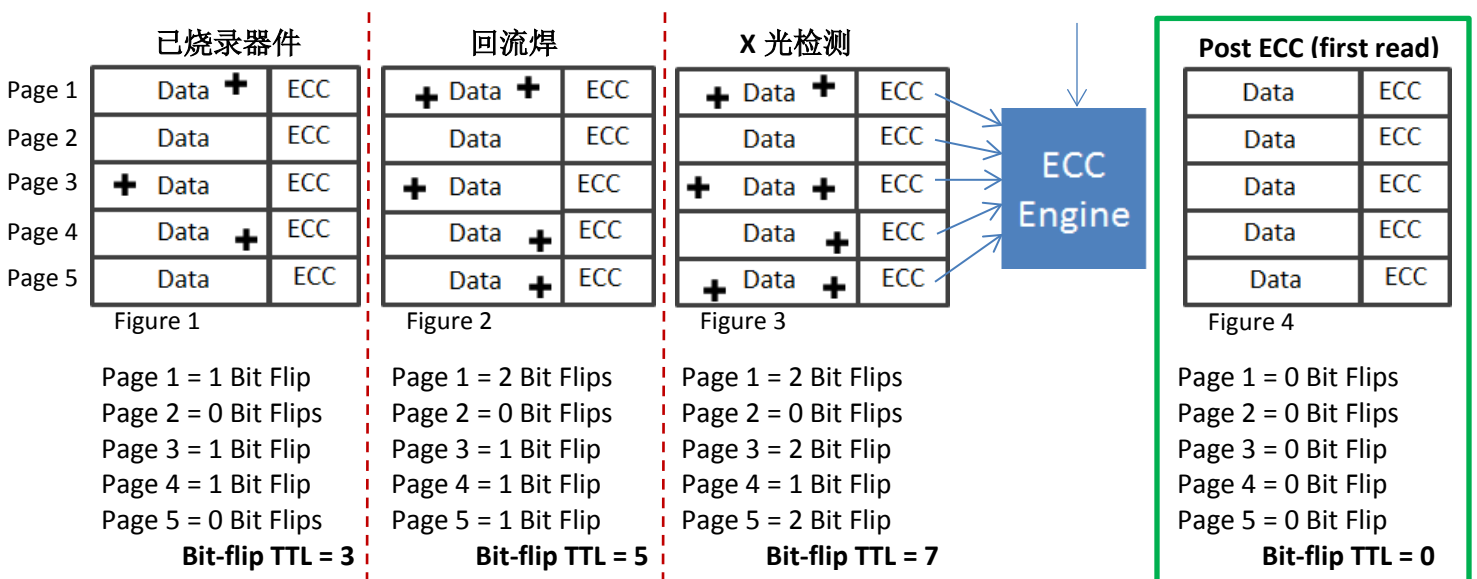
图 1：出厂芯片有 3 个位错误。编程成功

图 2：回流焊产生另外 2 个位错误，总共 5 个

图 3：X 光检查时产生 2 个位错误，总共 7 个

注意：长时间的使用（连续的读取访问）后，会产生一些位错误并被 ECC 校正。

图 4：在预编程、回流焊和 X 光检测之后，ECC 校正了所有的位错误，保持了数据完整性。



X 光检测对 NAND 闪存芯片的影响

添加保护措施以减少 X 光检测时的位翻转

下面推荐了一些解决措施，将X光检测可能导致的数据保持问题的影响降到最低。由于市场上可买到的电路板检测系统太多，并且都有不同的设置情况和照射剂量，因此无法提供一套适用于所有检测系统的解决方案。

- 使用厚度为 300 微米的铍过滤器；厚度为 1 毫米的铝或黄铜过滤器。
- 在检测过程中能产生合适的图象的情况下，使用最小的 X 光管道电压峰值。
- 在能生成合适图像的情况下，使用最小的 X 光管道电流。
- 在采样距离使用最大的 X 光管道（即最低的放大率）
- 使用最短的检测时间，最好是进行抽检而不是 100% 检测。
- 如果 X 光检测是在闪存器烧录之后，考虑启动最终产品并执行块刷新（擦除和重编程）。

资料来源: Spansion - Xray_Inspection_Test_Conditions_AN, Rev 01
Intersil Application Note: 1533

一家领先的 NAND 供应商建议检测 NAND 的 X 光剂量应 ≤ 1 Gy

- 1Gy = 100 rads（辐射单位）
- 1Gy 的 X 光比 ISO7816-1 规定的 0.1GY 高了一个数量级

资料来源: 领先的 NAND 供应商

总结

所有的NAND闪存器架构都会受到“位翻转”现象的困扰。在一些情况下，会在回流焊和X光检测后发生一位或多位的翻转。为了校正位翻转，必须使用错误校正码（ECC）算法。

现今可以使用ECC的eMMC芯片从根本上避免了所谓“合理”剂量的辐射的影响。考虑到eMMC NAND拥有42位错误校正码（ECC），它在未来的运行中都不太可能出错。

只要在X光检测过程中遵守最佳操作建议，预编程可以很好的被应用于市面上的eMMC芯片。但为了确保安全，建议执行试运行并同时检测结果。